

Dipl.-Ing. Henning Zinke

VEB Halbleiterwerk Frankfurt/Oder
in VEB Kombinat Mikroelektronik12-Bit-D/A-Wandler C 565 D im 4-Dekaden-BCD-D/A-Wandler1. Einleitung

Die Signalverarbeitung in analogen Systemen wird im zunehmenden Maße durch die Digitaltechnik beeinflusst; das ergibt sich besonders durch die rasche Entwicklung der Mikroprozessortechnik.

Das Zusammenwirken von analogen und digitalen Signalen in einem System bedarf geeigneter Schnittstellen. Diese Schnittstellen, sowohl von der Analog- zur Digitalperipherie als auch umgekehrt, können zum jetzigen Stand der Technik in den meisten Fällen mit integrierten Bauelementen realisiert werden.

Für die Umsetzung von digitalen Signalen in analoge Signale gibt es eine große Anzahl von Verfahren. Sie unterscheiden sich prinzipiell und bilden die Gruppen der parallel und seriell arbeitenden D/A-Wandler.

Beim parallel arbeitenden Wandler werden alle Bits des umzusetzenden Kodewortes parallel umgesetzt. Daraus ergibt sich, daß der Wandler genausoviele Umsetzgruppen hat, wie das Kodewort Bits besitzt. Der Vorteil eines parallelen Wandlers besteht darin, in sehr kurzer Zeit die Umwandlung eines Digitalwortes in eine Analoggröße vorzunehmen. Die Wandlungszeit ist stark abhängig von der Kodewortbreite des D/A-Wandlers. Dabei sind Umsetzraten bis zu 10 ns (8 Bit) möglich.

Der serielle D/A-Wandler dagegen benötigt nur einen Eingang. An diesen Eingang werden die Datenbits nacheinander angelegt, welche durch einen Takt synchronisiert sind. Durch die serielle Abarbeitung des anliegenden Datenwortes ergeben sich größere Verarbeitungszeiten. Bedingt durch den Einsatz von Mikroprozessoren kommen fast ausschließlich parallele D/A-Wandler zur Anwendung.

Im folgenden Beitrag werden der Aufbau und die Funktion des monolithischen 12-Bit-D/A-Wandlers C 565 D kurz beschrieben, wobei auf die Applikation desselben in einem 4-Dekaden-BCD-D/A-Wandler ausführlich eingegangen wird.

2. Funktion und Aufbau des C 565 D, C 5650 D und 5658 D2.1. Kurzbeschreibung der D/A-Wandler

Der D/A-Wandler C 565 D ist ein schneller D/A-Wandler mit 12 Bit Genauigkeit. Der C 5650 D ist ein 10-Bit-Wandler und der C 5658 D ein D/A-Wandler mit 8 Bit Genauigkeit.

Die Schaltkreise enthalten entsprechend ihrer Auflösung und Genauigkeit folgende Schaltungseinheiten:

- Präzisionswiderstandsnetzwerk
- schnelle bipolare Stromquellenschalter
- Präzisionsreferenzspannungsquelle
- Regelspannungs-Operationsverstärker (OV)

Der Linearitätsfehler des C 565 D und des C 5650 D sowie die Offset- und Endwerte dieser Bauelemente werden mittels Laser abgeglichen. Der Linearitätsfehler der Bauelemente beträgt $\pm 3/4$ LSB im Temperaturbereich von 0 ... +70 °C und $\pm 1/2$ LSB bei 25 °C.

Die Eingänge dieser D/A-Wandler sind LS-TTL, 5-V-CMOS-kompatibel und high-aktiv.

Die nichtbenutzten Eingänge des C 5650 D und des C 5658 D sind aus diesem Grunde auf Masse zu schalten.

Der Betriebsspannungsbereich der D/A-Wandler liegt bei ± 15 V ± 10 % bzw. ± 12 V ± 5 %.

2.2. Aufbau

Im Blockschaltbild (Bild 1) sind die wesentlichen Baugruppen der D/A-Wandler dargestellt.

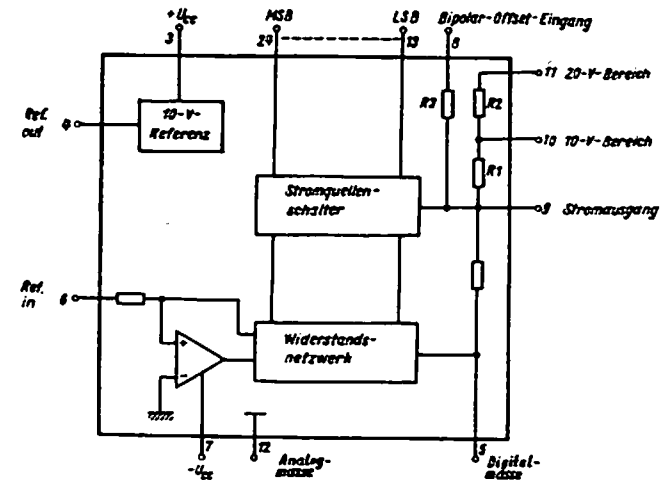


Bild 1: Blockschaltbild des C 565 D

Die Referenzspannungsquelle des C 565 D/5650 D wird durch ein Lasertrimverfahren auf 10,000 V auf 1 % Genauigkeit abgeglichen. Dadurch wird gleichzeitig der minimale Temperaturkoeffizient eingestellt. Beim C 5658 D, der nicht laserabgeglichen wird, stellt sich am Referenzausgang eine Referenzspannung ein, die sich technologisch aus der erreichten Z-Spannung der vergrabenen Z-Diode ergibt.

Der eigentliche D/A-Wandler besteht aus einem Widerstandsnetzwerk, das sich in drei Vierergruppen untergliedert und Stromquellentransistoren, die ebenfalls entsprechend des Widerstandsnetzwerkes in ihren Emitterflächen skaliert sind. Daraus ergibt sich die Gesamtgenauigkeit (Linearität) des Wandlers.

Die integrierten Ausgangswiderstände des D/A-Wandlers dienen als Rückkopplungswiderstände für einen nachgeschalteten OV zur Strom-Spannungs-Wandlung. Beim C 565 D sind diese Widerstände auf die Ausgangsspannungsbereiche von 10 V bzw. 20 V entsprechend der Größe des Ausgangsstromes abgeglichen.

Der Widerstand R3 dient zur Beschaltung des D/A-Wandlers für den Bipolarbetrieb. Der Abgleich erfolgt beim C 565 D in Abhängigkeit vom Ausgangsstrom.

3. Daten

Tabelle 1: Grenzwerte

Kenngrößen	Kurzzeichen	min.	max.	Einheit
positive Betriebsspannung	U_{CC1}	0	18	V
negative Betriebsspannung	U_{CC2}	-18	0	V
Spannung am Wandlerausgang	U_0	-3	12	V
Spannung an den Anschlüssen 16, 10, 8	U_I	-12	12	V
max. Sperrschichttemperatur	T_j		150	°C

Anm.: Alle Spannungen auf Masse bezogen; unbenutzte Eingänge auf Masse

Tabelle 2: Betriebsbedingungen

Kenngrößen	Kurzzeichen	min.	max.	Einheit
positive Betriebsspannung	U_{CC1}	11,4	16,5	V
negative Betriebsspannung	U_{CC2}	-16,5	-11,4	V
Low-Eingangsspegel	U_{IL}	0	0,8	V
High-Eingangsspegel	U_{IH}	2,0	5,5	V
Betriebstemperaturbereich	T_a	0	70	°C

Tabelle 3: Kenndaten ($T_a = 25 \text{ °C} \pm 5 \text{ K}$ und $U_{CC1} = -U_{CC2} = 15 \text{ V}$)

Kenngrößen	Kurzzeichen	min.	max.	Einheit
Stromaufnahme bei $U_{CC1} = -U_{CC2} = 18,0 \text{ V} - 1 \%$ $U_{IH} 17 \dots 24 = 5,5 \text{ V} \pm 5 \%$	I_{CC1}		5	mA
Stromaufnahme bei $U_{CC1} = -U_{CC2} = 18,0 \text{ V} - 1 \%$ $U_{IH} 17 \dots 24 = 5 \text{ V} \pm 5 \%$	I_{CC2}		-25	mA
H-Eingangsströme bei $U_{IH} 17 \dots 24 = 5,5 \text{ V} \pm 2 \%$	I_{IH}		0,3	mA
L-Eingangsströme $U_{IL} 17 \dots 24 = 0,8 \text{ V} \pm 2 \%$	I_{IL}		0,1	mA
Ausgangsstrom bei $U_i 17 \dots 24 = U_{IH}$	$-I_o$	1,6	3,0	mA
Linearitätsfehler	F_{lin}	-1/2	+1/2	LSB
differentielle Nichtlinearität	DNL	-3/4	+3/4	LSB
Referenzspannung für C 5658 D C 5650 D C 565 D	$U_{O ref}$	9,3 9,9 9,9	10,7 10,1 10,1	V V V
nur für C 565 D				
Unipolaroffset		-2	+2	LSB
Bipolaroffset		-5	+5	LSB
Endwertfehler		-10	+10	LSB
Linearitätsfehler bei 0 ... +70 °C		-3/4	+3/4	LSB

4. Applikationshinweise

- Die Betriebsspannungen (U_{CC1} , U_{CC2}) sind jeweils mit einem Elko von 22 μF und einem Scheibenkondensator von 22 nF gegen Masse abzublenden.
- Die Analog- und Digitalmasse sind auf der Leiterplatte mit der Masse des Betriebsspannungsanschlusses und mit der Masse der Analogausgangsspannung zusammenzuschalten. Diese Maßnahme gilt vor allem für den 12-Bit-Typ C 565 D (z. B. durch Störnadeln auf der Digitalmasse).
- Die nichtbenutzten Eingänge des C 5658 D und C 5650 D sind auf Masse zu schalten.
- Der Nullpunktgleich und der Endwertgleich des D/A-Wandlers wird mit zwei Spindelinstellreglern vorgenommen. Der Widerstandswert entspricht der Genauigkeitsklasse des D/A-Wandlers.
- Da die D/A-Wandler C 565 D, C 5650 D und C 5658 D einen Stromausgang besitzen, kann mit einem externen Widerstand eine ungepufferte Ausgangsspannung erzeugt werden. Als maximaler Wert ist im Bipolarbetrieb eine Ausgangsspannung von $U_o = \pm 1,5 \text{ V}$ und im Unipolarbetrieb $U_o = 0 \dots -2 \text{ V}$ möglich.

- Mit einem externen OV können unter Verwendung der internen Widerstände folgende Ausgangsspannungsbereiche eingestellt werden:
 $U_o = 0 \dots +5 \text{ V}; 0 \dots +10 \text{ V}; 0 \dots +20 \text{ V}; \pm 2,5 \text{ V}; \pm 5 \text{ V}; \pm 10 \text{ V}$
- Die D/A-Wandler-Bauelemente besitzen außerdem einen externen Referenzspannungseingang. Damit ist ein multiplizierender Betrieb gewährleistet. Für eine Genauigkeit von 8 Bit beträgt der Eingangsspannungsbereich $U_{ref} = +1 \dots +12 \text{ V}$. Bei 12 Bit Linearität ist $U_{ref} = +2 \dots +12 \text{ V}$. Die externe Referenzspannungsquelle wird mit einem internen 20-k Ω -Widerstand des C 565 D-Referenzspannungseingangs belastet.
- Beim Einsatz des D/A-Wandlers in sehr schnellen Systemen ist darauf zu achten, daß die digitalen Eingangsdaten parallel anliegen. Ist das nicht gewährleistet, so sollten die Eingangssignale in einem Register (z.B. DS 8282 D) zwischengespeichert werden.
- Der Einsatz des C 5658 D ist durch seine sehr kleinen Einschwingzeiten (typ. 150 ns) vielseitig.
- Die Ein- und Ausgänge des D/A-Wandlers sind vor großen elektrostatischen Aufladungen zu schützen.

5. 4-Dekaden-BCD-D/A-Wandler (Klassierung)

Die Klassierung der D/A-Wandler erfolgt einmal nach dem Umsetzverfahren in parallel oder seriell arbeitende D/A-Wandler. Eine weitere Art der Unterscheidung ist die des anliegenden Codes. So gibt es die binär gewichteten und die BCD gewichteten D/A-Wandler. Bei den Binärwandlern ist das Teilerverhältnis

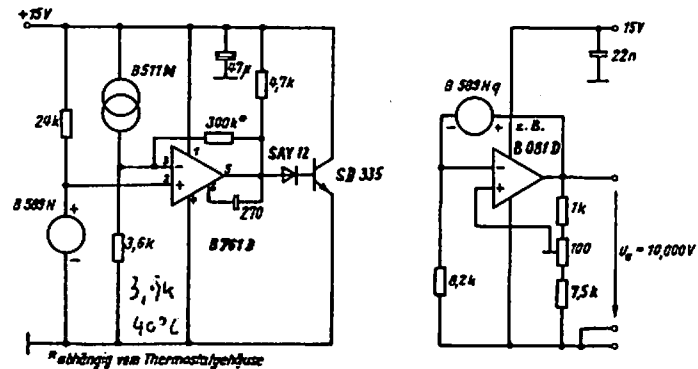


Bild 2: Referenzspannungsquelle

zwischen zwei Vierergruppen (eine Vierergruppe besteht aus vier binär gewichteten Strom- oder Spannungsquellen) 1 : 16, dagegen beim BCD-Wandler nur 1 : 10. Die wesentlichen Baugruppen des 4-Dekaden-BCD-D/A-Wandlers sind:

- 10-V-Präzisionsreferenzspannungsquelle
- 4-Dekaden-D/A-Wandler
- digitales Steuerteil.

5.1. 10-V-Präzisionsreferenzspannungsquelle

Infolge der benötigten Genauigkeit des 4-Dekaden-D/A-Wandlers (bei 10 000 Stufen und $\pm 1/2$ LSB Genauigkeit) wurde eine externe Referenzquelle verwendet.

Die Schaltung ist aus Bild 2 ersichtlich.

Das Referenzspannungselement B 589 Nq wird in einer Standardschaltung nach /6/ eingesetzt. Der Temperaturkoeffizient dieser Schaltungsanordnung kann mit ausgesuchten Bauelementen nur 10 ppm erreichen. Für den Einsatz im 4-Dekaden-BCD-D/A-Wandler wird jedoch ein TK von 2 ppm gefordert, so daß nur eine "geheizte Referenz" die Anforderungen erfüllt. Bei der Realisierung wurden die Referenz- und Thermostatschaltung auf der Leiterplatte völlig getrennt aufgebaut, um ein mögliches Übersprechen zu vermeiden. Das Thermostatgehäuse besteht aus 2-mm-Cu-Blech.

Der Thermostat arbeitet folgendermaßen:

Eine Referenzspannung von 1,23 V wird mit dem Referenzspannungselement B 589 N bereitgestellt. Diese wird am OV (B 761 D) mit dem spannungsgewandelten Signal des Temperatursensors B 311 N verglichen und über den Transistor (50 335), der gleichzeitig als Heizelement verwendet wird, ausgeregelt. Die eingestellte Temperatur beträgt $\sqrt{0} = 55^{\circ}\text{C}$. Dabei ist die Stromaufnahme im eingeschwungenen Zustand ($U_{CC} = 15\text{ V}$, $\sqrt{0} = 25^{\circ}\text{C}$) $I_{CC} \approx 50\text{ mA}$. Im Temperaturbereich von $\sqrt{0} = 0 \dots +50^{\circ}\text{C}$ ergab sich der TK der geheizten Referenz zu 1,5 ppm.

3.2. 4-Dekaden-BCD-D/A-Wandler

Der C 565 D ist ein binär gewichteter D/A-Wandler. Ein BCD-kodiertes Eingangssignal kann nur durch Kaskodierung mehrerer C 565 D verarbeitet werden. Dabei werden von jedem C 565 D nur die Bits der ersten Vierergruppe verwendet. Die Stufung 1 : 10 zwischen zwei Vierergruppen kann entweder durch die Stufung der Referenz oder des Ausgangsstromes vorgenommen werden. In der verwendeten Schaltungsanordnung wurde eine Kombination aus beiden Varianten angewendet (Bild 3).

Die D/A-Wandler der höchstwertigen Vierergruppe (erste Stelle) und der dritten Vierergruppe werden mit einer Referenz von 10 V betrieben. Die D/A-Wandler in der zweiten und vierten Vierergruppe arbeiten mit der 1 : 10 geteilten Referenz ($U_{ref} = 1\text{ V}$). Die Wichtung 1 : 100 der beiden Vierergruppenpaare untereinander wird mit der Wichtung des Ausgangsstromes vorgenommen. Der Spannungsteiler beträgt 1 kOhm/10 Ohm und sollte mit Widerständen mit niedrigem Temperaturkoeffizienten realisiert sein.

Der Abgleich 1 : 10 der Vierergruppen untereinander wird mit den Einstellreglern R1 ... R3 vorgenommen. Um eine gute Einstellbarkeit zu erreichen, sollten für R1, R2, R4 und R6 Einstellregler mit Spindel verwendet werden.

Das spannungsgewandelte Ausgangssignal des BCD-D/A-Wandlers wird mit einem OV auf 10 V Endwert verstärkt und mit einem zweiten, nachfolgenden OV nochmals invertiert. Über ein Relais wird die Ausgangsspannung von $\pm 10,000\text{ V}$ mit einem Fehler von $F \leq \pm 1\text{ mV}$ auf den Ausgang geschaltet. Wird der C 565 D der ersten Vierergruppe noch ausgemessen, so ist eine Reduzierung des Gesamtfehlers auf $F \leq 0,7\text{ mV}$ möglich.

3.3. Digitale Steuerung

Die Steuerung des BCD-D/A-Wandlers wurde so ausgelegt, daß sowohl ein Handbetrieb (Steuerung über BCD-kodierte Vorwahlschalter), als auch eine externe Steuerung (z.B. Mikroprozessorsteuerung) möglich sind (Bild 4).

3.4. Meßergebnisse

Der 4-Dekaden-BCD-D/A-Wandler ist seit einem halben Jahr im Labor eingesetzt. Bisher konnten Störungen jeglicher Art nicht festgestellt werden.

Der Abgleich der Schaltung sollte sehr sorgfältig erfolgen, um die Genauigkeit der Bauelemente voll auszuschöpfen. Die absolute Genauigkeit des abgeglichenen D/A-Wandlers beträgt $\pm 0,8\text{ mV}$ im Temperaturbereich von $\sqrt{0} = 25^{\circ}\text{C} \pm 5\text{ K}$.

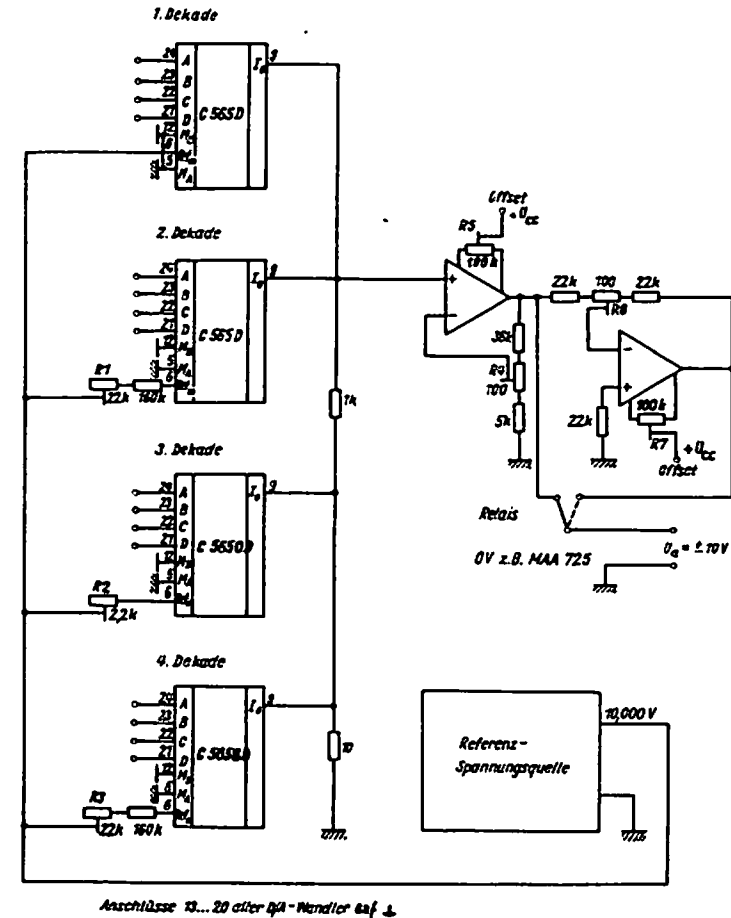


Bild 3: 4-Dekaden-BCD-D/A-Wandler

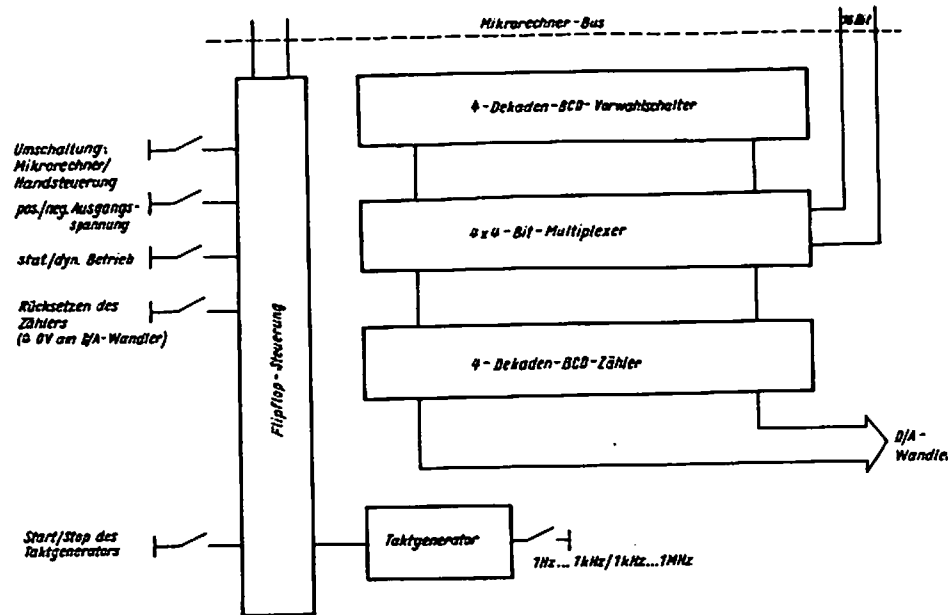


Bild 4: Digitale Steuerung des D/A-Wandlers

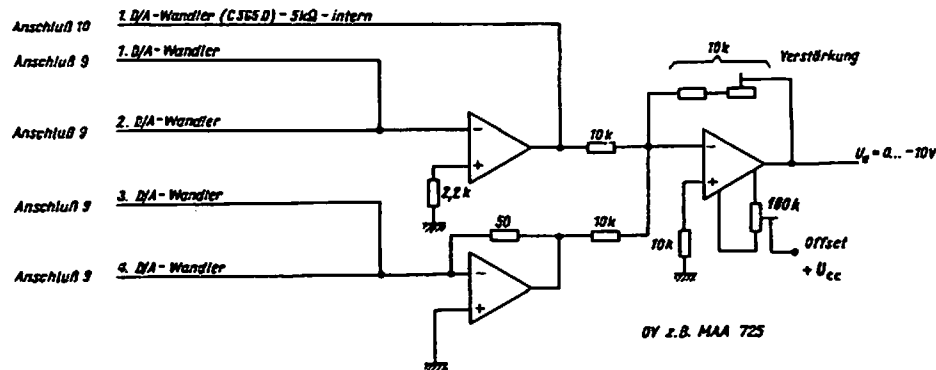


Bild 5: 4-Dekaden-BCD-D/A-Wandler mit getrennten OVs

5.5. Möglichkeit der Verbesserung der Genauigkeit des D/A-Wandlers

Die Fehler (Linearität) können weiter verkleinert werden, wenn die Strom-Spannungs-Wandlung nicht wie in der Schaltung nach Bild 3 mit Widerständen, sondern mit getrennten OVs vorgenommen wird (Bild 5).

Die Ursache für die bestehende Nichtlinearität ist der Einfluß des endlichen Innenwiderstandes der Stromquellen des C 565 D. Durch die Strom-Spannungs-Wandlung mit OVs kann der Einfluß des Innenwiderstandes eliminiert werden. Es ergibt sich dann ein Gesamtfehler von $F \approx 0,3$ mV.

Bei einer solchen Beschaltung muß dann jedoch die Offset- und Temperaturdrift der verwendeten OVs berücksichtigt werden. Als geeigneter OV kann der MAA 725 zur Anwendung kommen.

Literatur

- /1/ Digital-Analog-Wandler, Grundlagen und Anwendungen. Technische Informationen für die Industrie 79 1221, Valvo, Dezember 1979.
- /2/ Heßlmayr, Eduard: AD/DA-Wandler - Bausteine der Datenerfassung. Haar bei München: Verl. Markt und Technik 1982.
- /3/ Sheingold, Daniel H.: Analog-Digital-Conversion-Notes. Norwood (Massachusetts): analog Devices, Inc. 1977.
- /4/ Grundsichtungen der Elektronik Digital/Analog-Umsetzung, Teil 2 Funkschau, München 56 (1984) 1, S. 57-60.
- /5/ Kulesch, M.; Zinke, M.: 8-, 10- und 12-Bit-D/A-Wandlerschaltkreise. In: 11. Mikroelektronik-Bauelemente-Symposium 1985 in Frankfurt/Oder. - S. 349-357.
- /6/ Zinke, M.: B 511 N/B 589 N - Integrierte Schaltungen für eine kostengünstige Temperaturerfassung. In: 11. Mikroelektronik-Bauelemente-Symposium 1985 in Frankfurt/Oder. - S. 66-60.